

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-261352

(43)Date of publication of application : 22.09.2000

(51)Int.Cl. H04B 1/707
H04L 7/00
H04L 27/18

(21)Application number : 11-062228

(71)Applicant : CLARION CO LTD

(22)Date of filing : 09.03.1999

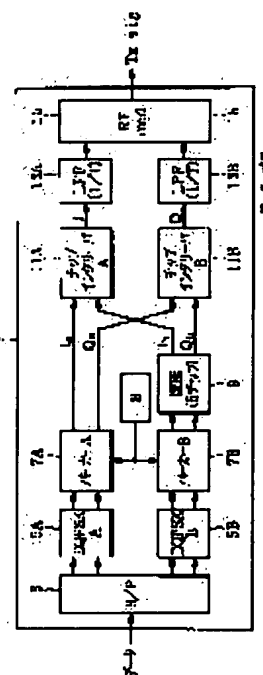
(72)Inventor : HASHIMOTO TAKESHI
ONozAKI KATSUO
TAZAKI NOBUHIRO
UCHIDA YOSHITAKA

(54) SPREAD SPECTRUM COMMUNICATION EQUIPMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To obtain spread spectrum communication equipment in which both the acceleration of an information transmission speed and anti-multipath fading are made compatible.

SOLUTION: In this spread spectrum communication equipment provided with a transmitter 1 which multiplexes and transmits a spectrum spreading modulation output, the transmitter 1 has at least differential encoding parts 5A and 5B of two systems, a spectrum spreading modulating parts 7A and 7B, chip interleaver parts 11A and 11B and one spreading code generating part 8 and multiplexes a spectrum spreading modulation output with the parts 11A and 11B.



LEGAL STATUS

[Date of request for examination] 12.02.2003

[Date of sending the examiner's decision of rejection] 08.02.2005

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3693516

[Date of registration] 01.07.2005

[Number of appeal against examiner's decision of rejection] 2005-004181

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-261352
(P2000-261352A)

(43) 公開日 平成12年9月22日 (2000.9.22)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード* (参考)
H 0 4 B 1/707		H 0 4 J 13/00	D 5 K 0 0 4
H 0 4 L 7/00		H 0 4 L 7/00	C 5 K 0 2 2
27/18		27/18	Z 5 K 0 4 7

審査請求 未請求 請求項の数11 O L (全 15 頁)

(21) 出願番号 特願平11-62228

(22) 出願日 平成11年3月9日 (1999.3.9)

(71) 出願人 000001487

クラリオン株式会社

東京都文京区白山5丁目35番2号

(72) 発明者 橋本 武志

東京都文京区白山5丁目35番2号 クラリ
オン株式会社内

(72) 発明者 小野崎 勝夫

東京都文京区白山5丁目35番2号 クラリ
オン株式会社内

(74) 代理人 100091823

弁理士 柳瀬 昌之 (外1名)

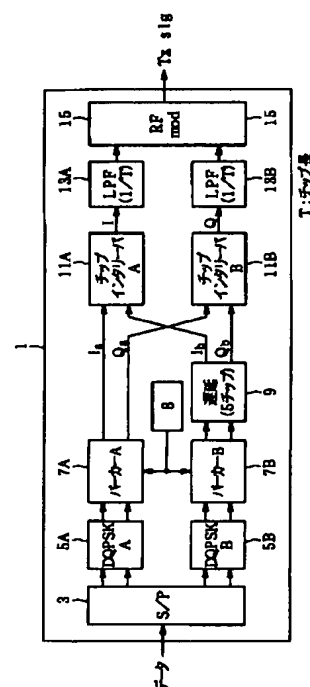
最終頁に続く

(54) 【発明の名称】 スペクトル拡散通信機

(57) 【要約】

【課題】 情報の伝送速度の高速化と、耐マルチパスフェージングの両立を可能にしたスペクトル拡散通信機を提供する。

【解決手段】 拡散変調出力を多重化して送信する送信機1を備えたスペクトル拡散通信機において、この送信機1は、少なくとも2系統の差動符号化部5A、5B、拡散変調部7A、7Bおよびチップインターリーバ部11A、11Bと、1つの拡散符号生成部8とを有し、このチップインターリーバ部11A、11Bにより拡散変調出力を多重化するものである。



【特許請求の範囲】

【請求項 1】 拡散変調出力を多重化して送信する送信機を備えたスペクトル拡散通信機において、この送信機は、少なくとも 2 系統の差動符号化部、拡散変調部およびチップインターリーブ部と、1 つの拡散符号生成部とを有し、このチップインターリーブ部により拡散変調出力を多重化することを特徴とするスペクトル拡散通信機。

【請求項 2】 拡散変調出力を多重化して送信する送信機を備えたスペクトル拡散通信機において、この送信機は、少なくとも 2 系統の差動符号化部、拡散変調部およびチップインターリーブ部と、1 つの拡散符号生成部とを有し、一方のチップインターリーブ部は、一方の拡散変調部から出力される同相成分をハーフチップ化し、他方の拡散変調部から出力される同相成分を遅延させてハーフチップ化し、それぞれをインターリーブすると共に、他方のチップインターリーブ部は、一方の拡散変調部から出力される直交成分をハーフチップ化し、他方の拡散変調部から出力される直交成分を遅延させてハーフチップ化し、それぞれをインターリーブして拡散変調出力を多重化することを特徴とするスペクトル拡散通信機。

【請求項 3】 前記拡散符号生成部はモデファイド・バーカー符号を生成することを特徴とする請求項 1 または 2 記載のスペクトル拡散通信機。

【請求項 4】 拡散変調出力を多重化して送信する送信機を備えたスペクトル拡散通信機において、この送信機は、少なくとも 2 系統の差動符号化部、拡散変調部および振幅加算部と、1 つのモデファイド・バーカー符号生成部とを有し、一方の振幅加算部は、一方の拡散変調部から出力される同相成分と他方の拡散変調部から出力される同相成分とを振幅加算すると共に、他方の振幅加算部は、一方の拡散変調部から出力される直交成分と他方の拡散変調部から出力される直交成分とを振幅加算して、拡散変調出力を多重化することを特徴とするスペクトル拡散通信機。

【請求項 5】 前記拡散符号生成部または前記モデファイド・バーカー符号生成部は 11 チップ・バーカー符号の所定の位置に 1 チップを挿入して、12 チップ・バーカー符号を生成することを特徴とする請求項 1 ないし 4 のいずれか 1 項記載のスペクトル拡散通信機。

【請求項 6】 多重化された拡散変調出力を受信して同期捕捉する受信機を備えたスペクトル拡散通信機において、この受信機は、少なくとも 2 系統の相関器、遅延検波器、ピーク値とそのピーク位置を検出するピーク検出部を有し、非同期でデータ復調を行い、この復調データをパターンマッチングすることにより同期捕捉することを特徴とするスペクトル拡散通信機。

【請求項 7】 多重化された拡散符号を受信して同期捕捉する受信機を備えたスペクトル拡散通信機において、この受信機は、少なくとも 2 系統の相関器、遅延検波器、ピーク値とそのピーク位置を検出するピーク検出部および多数決判定部を有し、非同期でデータ復調を行い、この復調データをパターンマッチングし、多数決判定により同期捕捉することを特徴とするスペクトル拡散通信機。

【請求項 8】 前記多数決判定部はピーク検出部で検出されたピーク値の内でレベルの高いピーク値、およびピーク位置の内で頻度の高いピーク位置を多数決により決定し、この決定されたピーク値およびピーク位置に基づいて同期捕捉することを特徴とする請求項 7 記載のスペクトル拡散通信機。

【請求項 9】 前記レベルの高いピーク値および前記頻度の高いピーク位置を用いて同期保持することを特徴とする請求項 6 ないし 8 のいずれか 1 項記載のスペクトル拡散通信機。

【請求項 10】 請求項 1 ないし請求項 5 のいずれかに記載された送信機と、請求項 5 ないし請求項 8 のいずれかに記載された受信機とを備えたことを特徴とするスペクトル拡散通信機。

【請求項 11】 前記拡散変調出力の多重化の適用、或いは非適用の選択と、変調方式の選択とを組み合わせることにより、データの多重化数を変更可能に構成したことを特徴とする請求項 1 ないし 10 のいずれか 1 項記載のスペクトル拡散通信機。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、拡散符号を送受信するスペクトル拡散通信機に関する。

【0002】

【従来の技術】一般に、送信側では、情報信号を情報とは無関係な符号を用いて情報の伝達に必要な周波数帯域よりも広い周波数帯域に拡散し、受信側では、拡散に用いた符号の複製を使ってスペクトルの逆拡散を行うことにより情報信号を復元するスペクトル拡散 (SS) 通信方式が知られている。従来の構成では、変調方式に DBPSK または DQPSK が採用されている。

【0003】この SS 通信方式は、他へ干渉を与えることが少なく、他からの干渉に強く、伝送路でのマルチパスフェージングに強い等の利点を有する。

【0004】この SS 通信において、上記情報を正しく復元するためには、必要なタイミング情報を受信信号から抽出し (同期捕捉)、さらにそのタイミング情報を保持 (同期保持) することが必要不可欠である。

【0005】この同期捕捉および同期保持において、従来では、信号と雑音の識別にスレッショルドを設定している (信学技報、SST95-77、1995-10、「省電力型 SS 通信用 LSI の開発」、ローム株式会

社)。

【0006】

【発明が解決しようとする課題】しかしながら、前述したように、信号と雑音の識別にスレッシュホールドを設定した場合、このスレッシュホールド値は拡散符号長に依存し、この拡散符号長が短くなったときには、プロセスゲインが小さくなるため、スレッシュホールド値を高く設定しなければならない。このスレッシュホールド値を高く設定した場合、低C/N時、マルチパス環境下での信号の検出およびデータ復調が困難となり、受信性能が大幅に劣化するという問題がある。また、同一周波数チャンネルに他からの干渉が存在する場合、上記と同様に信号と干渉信号の識別が困難なため、受信性能が大幅に劣化するという問題がある。

【0007】また、近年のコンシューマ通信では高速情報伝送が要求されるが、従来の構成では、変復調方式において、DBPSKとDQPSKのみの対応であるため、1シンボル(符号1周期)あたりの情報ビット数が1~2ビットとなり、高速情報伝送が図れないという問題がある。

【0008】そこで、本発明の目的は、上述した従来の技術が有する課題を解消し、情報の伝送速度の高速化と、耐マルチパスフェージングの両立を可能にしたスペクトル拡散通信機を提供することにある。

【0009】

【課題を解決するための手段】請求項1記載の発明は、拡散変調出力を多重化して送信する送信機を備えたスペクトル拡散通信機において、この送信機は、少なくとも2系統の差動符号化部、拡散変調部およびチップインターリーバ部と、1つの拡散符号生成部とを有し、このチップインターリーバ部により拡散変調出力を多重化することを特徴とするものである。

【0010】また、請求項2記載の発明は、拡散変調出力を多重化して送信する送信機を備えたスペクトル拡散通信機において、この送信機は、少なくとも2系統の差動符号化部、拡散変調部およびチップインターリーバ部と、1つの拡散符号生成部とを有し、一方のチップインターリーバ部は、一方の拡散変調部から出力される同相成分をハーフチップ化し、他方の拡散変調部から出力される同相成分を遅延させてハーフチップ化し、それぞれをインターリーブすると共に、他方のチップインターリーバ部は、一方の拡散変調部から出力される直交成分をハーフチップ化し、他方の拡散変調部から出力される直交成分を遅延させてハーフチップ化して、それぞれをインターリーブして拡散変調出力を多重化することを特徴とするものである。

【0011】請求項3記載の発明は、請求項1または2記載のものにおいて、拡散符号生成部はモデファイド・バーカー符号を生成することを特徴とするものである。

【0012】請求項4記載の発明は、拡散変調出力を多

重化して送信する送信機を備えたスペクトル拡散通信機において、この送信機は、少なくとも2系統の差動符号化部、拡散変調部および振幅加算部と、1つのモデファイド・バーカー符号生成部とを有し、一方の振幅加算部は、一方の拡散変調部から出力される同相成分と他方の拡散変調部から出力される同相成分とを振幅加算すると共に、他方の振幅加算部は、一方の拡散変調部から出力される直交成分と他方の拡散変調部から出力される直交成分とを振幅加算して、拡散変調出力を多重化することを特徴とするものである。

【0013】請求項5記載の発明は、請求項1ないし4のいずれか1項記載のものにおいて、拡散符号生成部または前記モデファイド・バーカー符号生成部は11チップ・バーカー符号の所定の位置に1チップを挿入して、12チップ・バーカー符号を生成することを特徴とするものである。

【0014】請求項6記載の発明は、多重化された拡散変調出力を受信して同期捕捉する受信機を備えたスペクトル拡散通信機において、この受信機は、少なくとも2系統の相関器、遅延検波器、ピーク値とそのピーク位置を検出するピーク検出部を有し、非同期でデータ復調を行い、この復調データをパターンマッチングすることにより同期捕捉することを特徴とするものである。

【0015】請求項7記載の発明は、多重化された拡散符号を受信して同期捕捉する受信機を備えたスペクトル拡散通信機において、この受信機は、少なくとも2系統の相関器、遅延検波器、ピーク値とそのピーク位置を検出するピーク検出部および多数決判定部を有し、非同期でデータ復調を行い、この復調データをパターンマッチングし、多数決判定により同期捕捉することを特徴とするものである。

【0016】請求項8記載の発明は、請求項7記載のものにおいて、多数決判定部はピーク検出部で検出されたピーク値の内レベルの高いピーク値、およびピーク位置の内頻度の高いピーク位置を多数決により決定し、この決定されたピーク値およびピーク位置に基づいて同期捕捉することを特徴とするものである。

【0017】請求項9記載の発明は、請求項6ないし8のいずれか1項記載のものにおいて、レベルの高いピーク値および前記頻度の高いピーク位置を用いて同期保持することを特徴とするものである。

【0018】請求項10記載の発明は、請求項1ないし請求項5のいずれかに記載された送信機と、請求項5ないし請求項8のいずれかに記載された受信機とを備えたことを特徴とするものである。

【0019】請求項11記載の発明は、請求項1ないし10のいずれか1項記載のものにおいて、拡散変調出力の多重化の適用、或いは非適用の選択と、変調方式の選択とを組み合わせることにより、データの多重化数を変更可に構成したことを特徴とするものである。

10

20

30

40

50

【0020】

【発明の実施の形態】以下、本発明の一実施形態を説明する。

【0021】図1は、送信機1の構成を示している。この送信機1では2系統のDQPSK変調（差動符号化）および拡散変調器を有し、一方を符号半周期遅延させて合成して、情報伝送速度の高速化を図っている。この場合において、情報データの変調方式はパラレル・DQPSKモードであり、このモードは符号1周期あたり4bitのデータを送信するパラレル伝送方式である。

【0022】以下、構成を詳述すると、この送信機1は、シリアル/パラレル変換部3を備えている。このシリアル/パラレル変換部3は、図2に示すような、パケット化されたデータのシリアル/パラレル変換を行う。

【0023】このデータは、受信側における高周波系のゲインコントロール用のデータ（AGC）、同期捕捉用のデータ（パターンマッチング：Pattern matching）、信号の開始点検出用のデータ（フレーム同期：Frame sync）、情報データ（Data）で構成される。

【0024】AGCおよびパターンマッチングの変調方式はDBPSKまたはDQPSKで行われ、フレーム同期および情報データの変調方式はDBPSK、DQPSKまたは、パラレル・DQPSKで行われる。

【0025】シリアル/パラレル変換部3によりシリアル/パラレル変換されたデータは、2系統に区別された差動符号化部5Aおよび差動符号化部5Bに送られ、ここでそれぞれDQPSK変調される。このDQPSK変調されたデータは、拡散変調部7Aおよび拡散変調部7Bに送られ、ここでバーカー符号生成部8からの11チップ・バーカー符号により拡散変調される。拡散変調部7Bの出力は遅延部9により遅延がかけられる。

【0026】この実施形態では、送信側情報多重化手段として、チップインターリーブ部11A、11Bを備えている。

【0027】拡散変調部7Aからの出力をIa（同相成分）、Qa（直交成分）として、遅延がかけられた拡散変調部7Bからの出力をIb（同相成分）、Qb（直交成分）とすると、Ia、Ibはチップインターリーブ部11Aに送られ、Qa、Qbはチップインターリーブ部11Bに送られる。

【0028】一方のチップインターリーブ部11Aは、図3aに示すような、拡散変調部7Aからの出力Iaの符号1周期分を、図3bに示すように、ハーフチップ化する一方で、図3eに示すような、遅延部9からの出力Ibの符号1周期分を、図3dに示すように、ハーフチップ化し、それぞれを図3cに示すように、インターリーブする。また、他方のチップインターリーブ部11Bは、同様にQa、Qbをハーフチップ化して、それぞれをインターリーブする。

【0029】この実施形態では、振幅加算せずに拡散符号を多重化できるため、D/A変換器等が不要になり、回路の簡略化を達成することができる。

【0030】ローパスフィルタ部13A、13Bは、図3に示すチップ間隔Tの逆数程度の帯域幅を有する信号を通過させるフィルタであり、このローパスフィルタ部13A、13Bを通過した信号は、直交変調された後に、高周波部15において高周波変調されて、送信信号Txとして出力される。

10 【0031】この実施形態では、変調方式にパラレル・DQPSKを用いているので、情報伝送速度の高速化を達成することができる。

【0032】また、変調方式をパラレル・DQPSK以外の、DBPSK、DQPSKに変更することができる。変調方式がDBPSK時においては、拡散変調部7Aからの出力Iaのみを用いることにし、チップインターリーブは行わない。また、DQPSK時においては、拡散変調部7Aからの出力Ia、Qaのみを用い、チップインターリーブは行わない。

20 【0033】このように、変調方式をDBPSK、DQPSK、パラレル・DQPSKと変更することにより、情報信号の多重化数を可変（1bit〜4bit/符号1周期）し、可変伝送レートを実現できる。

【0034】図4は、送信側の別の実施形態を示している。

30 【0035】この実施形態では、送信側情報多重化手段としてモデファイド・バーカー符号（以下、M・バーカー符号という。）が用いられている。このM・バーカー符号は11チップ・バーカー符号に1チップを付加した符号であり、このM・バーカー符号を用いたパラレル伝送が行われる。このM・バーカー符号は、半周期の位置において互いに直交するために、多重化による干渉がない。

【0036】シリアル/パラレル変換部23によりシリアル/パラレル変換されたデータは、2系統に区別された差動符号化部25Aおよび差動符号化部25Bに送られ、ここでそれぞれDQPSK変調される。このDQPSK変調されたデータは、拡散変調部27Aおよび拡散変調部27Bに送られ、M・バーカー符号生成部28からのM・バーカー符号により拡散変調される。拡散変調部27Bの出力は遅延部29により遅延がかけられる。

【0037】この実施形態では、送信側情報多重化手段として、M・バーカー符号生成部28および合成部31A、31Bを備えている。

【0038】このM・バーカー符号生成部28は、図5aに示すような、11チップ・バーカー符号において、挿入位置A、B、Cに1チップを挿入するとして、それぞれ図5b、c、dに示すような、M・バーカー符号A、B、Cを生成し、このM・バーカー符号A、B、Cを出力する。

【0039】この実施形態では、チップインターリーブを用いない通常の振幅加算が行われるため、合成部31A、31Bからの出力I、Qは、D/A変換器33A、33Bで変換された後に、ローパスフィルタ部35A、35Bに出力される。ローパスフィルタ部35A、35Bは、チップ間隔Tの逆数程度の帯域幅を有する信号を通過させるフィルタであり、このローパスフィルタ部35A、35Bを通過した信号は、直交変調された後に、高周波部37において高周波変調されて、送信信号Txとして出力される。

【0040】図6は多重化前の相関値を示し、図7は多重化後の相関値を示す。多重化前においては、符号半周期においてサイドローブが0となっており、このため多重化しても符号間の干渉は発生しない。

【0041】この実施形態では、変調方式にパラレル・DQPSKを用いているので、情報伝送速度の高速化を達成することができる。

【0042】また、変調方式をパラレル・DQPSK以外の、DBPSK、DQPSKに変更することができる。変調方式がDBPSK時には、拡散変調部27Aからの出力Iaのみを用いることにし、チップインターリーブは行わない。また、DQPSK時には、拡散変調部27Aからの出力Ia、Qaのみを用い、チップインターリーブは行わない。

【0043】このように、変調方式をDBPSK、DQPSK、パラレル・DQPSKと変更することにより、情報信号の多重化数を可変(1bit~4bit/符号1周期)し、可変伝送レートを実現できる。

【0044】つぎに、図8は、受信機41の構成を示している。

【0045】この実施形態では、相関器出力において、遅延検波器と2系統のピーク値およびピーク位置検出により、非同期でデータ復調を行い、復調データのパターンマッチングによる信号検出(同期捕捉)を行い、さらにピーク位置検出の信頼性を向上させるため、多数決判定を行うものである。

【0046】また、データ復調においては、上記ピーク値およびピーク位置検出を用いて同期保持を行うものである。

【0047】なお、変復調方式は、図2に示すように、同期捕捉時はDBPSKまたはDQPSKが用いられる。DQPSKを用いる場合には、DBPSKを用いる場合よりも同期捕捉時間の短縮化が図れる。

【0048】また、データ復調時(同期保持)には、DBPSK、DQPSK、またはパラレル・DQPSKが用いられる。

【0049】以下、構成を詳述すると、図8に示す受信機41では、送信機1から送信された送信信号Txを受信し、この受信した送信信号Txを直交検波によりベースバンドに変換し、さらにAD変換器により量子化し、

この量子化した信号(同相成分I、直交成分Q)をデジタル・マッチド・フィルタ(以下、DMFという。)42に入力する。

【0050】このDMF42は、図9に示すように構成され、量子化された受信信号I、Qと参照拡散符号とを乗算した後、重み付けおよび加算を行い、I、Qそれぞれの受信信号において、符号1周期分のマッチドフィルタリングを行い、その出力DMF・IおよびDMF・Qを出力する。

10 【0051】このDMF42の出力DMF・IおよびDMF・Qは、遅延検波部43に送られる。この遅延検波部43は、図10に示すように構成され、出力DMF・IおよびDMF・Qをもとに、DBPSK遅延検波またはDQPSK遅延検波を行い、その検波出力DOT・1、CROSS・1を出力する。

20 【0052】検波出力DOT・1、CROSS・1は、相関検波部44に送られる。この相関検波部44は、DBPSK時に、DOT・1信号を絶対値化し、またDQPSK時に、DOT・1およびCROSS・1信号を絶対値化し、さらに絶対値化した双方の信号を合成する。ここで、これら相関出力信号の包絡線情報を求める手段を相関検波と呼ぶ。

30 【0053】この相関検波部44からの出力は、2系統に区別されたピーク検出部45A、45Bに送られる。このピーク検出部45A、45Bは、符号1周期中の相関値の最大値(ピーク値)PL・AおよびPL・Bと、その位置PP・AおよびPP・Bを検出する。図11は、ピーク検出部45A、45Bの動作のタイミングを示している。ここで、CNTはピーク位置検出カウンタ値、Win・A、Win・Bはピーク値およびピーク位置の検出範囲(検出ウインドウ)であり、これらは後述する受信制御部によって生成される。なお、それぞれの出力値は符号1周期ごとに更新される。

40 【0054】ピーク検出部45A、45Bの位置PP・AおよびPP・Bを示す出力は、位置多数決判定部46A、46Bに送られる。この位置多数決判定部46A、46Bでは、それぞれ相関ピーク位置情報を数シンボル(符号1周期)分保持し、多数決判定により、最も頻度が高い位置情報を逐次出力する。ここで多数決判定された位置情報をPM・A、PM・Bとする。

【0055】また、ピーク検出部45A、45Bの最大値(ピーク値)PL・AおよびPL・Bを示す出力は、ピーク比較器47に送られる。このピーク比較器47は、それぞれの相関ピーク値情報(ピークレベル)PL・AおよびPL・Bをもとに両者のレベル比較を行い、レベル比較情報COMPを出力する。例えばPL・A>PL・Bの場合"1"、それ以外は"0"とする。

50 【0056】このレベル比較情報COMPはレベル多数決判定部48に送られ、このレベル多数決判定部48は、レベル比較情報COMPを数シンボル(符号1周

期) 分保持して多数決判定を行い、レベルが大きな方の系統情報SELを、ピーク位置選択部49に逐次出力する。このピーク位置選択部49は、位置多数決判定部46A、46Bからのピーク位置情報において、レベルが大きな系統を選択する。ここで選択されたピーク位置情報をPMとする。

【0057】この選択されたピーク位置情報PMと前述の多数決判定された位置情報PM・AおよびPM・Bは、受信制御部50に送られる。

【0058】この受信制御部50では、前述したように、符号1周期に相当するリングカウンタのカウント値CNT(例えば1~22)を生成し、検出ウインドウWIN・A及びWIN・Bを生成し、更にはピークのサンプリングパルスSP1及びSP2を生成する。ここで検出ウインドウWIN・AとWIN・B、サンプリングパルスSP1とSP2の時間差は符号半周期である(同期保持においては1系統処理を行うため、WIN・Bは未使用とする。)

【0059】各信号は同期捕捉と同期保持で異なる生成方法で生成される。同期捕捉時には検出ウインドウWIN・A及びWIN・Bがリングカウンタを用いて生成され、位相制御は行われぬ。また、サンプリングパルスSP1及びSP2が、多数決判定された位置情報PM・A、PM・Bをもとに生成される。

【0060】一方、同期保持時には、まず同期捕捉成立時の選択されたピーク位置情報PMが符号周期の中央に*

*位置するようにリングカウンタ値、検出ウインドウWIN・A、サンプリングパルスSP1及びSP2が補正される。補正後、サンプリングパルスSP1及びSP2は同期捕捉成立時の選択されたピーク位置情報PMによりリアルタイムに生成され、また、検出ウインドウWIN・Aは、選択されたピーク位置情報PMをランダムウォークフィルタにより時定数をもたせて生成され、位置制御(位相制御)が行われる。

【0061】遅延検波部43からの検波出力DOT・

1、CROSS・1は符号判定部51に送られ、この符号判定部51ではその検波出力が0より大きい小さいかを判定し、この判定の結果は、2系統に区別されたピークサンプリング部52A、52Bに出力される。例えば0以上であれば"1"が出力され、0よりも小さければ"0"が出力される。

【0062】このピークサンプリング部52A、52Bでは、受信制御部50からのピークのサンプリングパルスSP1、SP2を用いて符号判定部51の出力信号DOT・2、CROSS・2のサンプリングを行い、そのサンプリングの結果としてDOT・3-1、DOT・3-2、CROSS・3-1、CROSS・3-2を出力する。なお、変復調方式とサンプリング出力の関係を表1に示す。

【0063】

【表1】

	DBPSK	DQPSK	Parallel-DQPSK
同期捕捉	DOT_3_1 DOT_3_2	DOT_3_1 DOT_3_2 CROSS_3_1 CROSS_3_2	-
同期保持(φ→復調)	DOT_3_1	DOT_3_1 CROSS_3_1	DOT_3_1 DOT_3_2 CROSS_3_1 CROSS_3_2

【0064】ピークサンプリング部52A、52Bからの出力は、パラレル/シリアル変換部53A、53Bで変換された後、パターンマッチング部54A、54Bに送られる。このパターンマッチング部54A、54Bは、同期捕捉時に、パラレル/シリアル変換された受信データのパターンと、受信機41側に設定された参照パターンとのパターンマッチングを行い、パターンマッチング数をMとし、一致数をNとした場合、一定以上のNが成立すると、出力CD・AおよびCD・BをORゲート部55に出力し、このORゲート部55では、出力CD・AまたはCD・Bのいずれかが成立すると、同期捕捉完了(信号検出)として出力CDを出力する。なお、パターンマッチング部54Aのデータはピーク検出部45A側の復調データであり、パターンマッチング部54Bのデータは、ピーク検出部45B側の復調データであ

る。

【0065】また、パラレル/シリアル変換部53A、53Bの出力は、別のパラレル/シリアル変換部53Cに出力され、このパラレル/シリアル変換部53Cからの出力が、フレーム同期生成部56に送られる。

【0066】このフレーム同期生成部56では、前述の出力CDが出力されて同期捕捉が完了すると、パラレル/シリアル変換された受信データのパターンと、フレームパターンとのパターンマッチングを行い、特定の時間内にパターンマッチングが成立した場合、データ開始点検出を表すFD信号を出力する。なお、同期捕捉完了信号CDはデータ開始点信号としても使用することができ、この場合、フレーム同期生成部56は不要である。

【0067】特定の時間内にFD信号が出力されない場合は受信部全体を初期化し、再び同期捕捉動作が繰り返

される。

【0068】以上の動作フローを、図12乃至図14を用いて説明する。

【0069】まず、受信制御部50が、符号1周期に相当するリングカウンタのカウント値CNT（例えば1～22）を生成する（S1）。DMF42は、I、Qそれぞれの受信信号において、符号1周期分のマッチドフィルタリングを行い、その出力DMF・IおよびDMF・Qを出力する（S2）。

【0070】遅延検波部43は、出力DMF・IおよびDMF・Qをもとに、DBPSK遅延検波またはDQPSK遅延検波を行い、その検波出力DOT・1、CROSS・1を出力する（S3）。

【0071】符号判定部51は、検波出力DOT・1、CROSS・1が0より大きい小さいかを判定し、この判定の結果を、2系統に区別されたピークサンプリング部52A、52Bに出力する（S4）。

【0072】相関検波部44は、DBPSK時に、DOT・1信号を絶対値化し、またDQPSK時に、DOT・1およびCROSS・1信号を絶対値化し、さらに絶対値化した双方の信号を合成する（S5）。

【0073】ついで、ORゲート部55から同期捕捉完了（出力CD）が出力されているか否かが判定される（S6）。

【0074】ここで、同期捕捉完了（出力CD）が出力されていない場合は、S7に移行して、「同期捕捉」の手順に進む。

【0075】このS7では、受信制御部50が、ピーク値およびピーク位置の検出範囲（検出ウインドウ）を生成し、ピーク検出部45A、45Bに、それぞれ検出範囲Win・A、Win・Bを出力する。検出範囲Win・Aはカウント値1～16の範囲であり、検出範囲Win・Bはカウント値12～22の範囲である。

【0076】このS7から、図13に示すS8に移行する。このS8では、ピーク検出部45A、45Bが、符号1周期中の相関値のピーク値PL・AおよびPL・Bと、その位置PP・AおよびPP・Bを検出する。

【0077】位置多数決判定部46A、46Bは、それぞれ相関ピーク位置情報を数シンボル（符号1周期）分保持し、多数決判定によって、最も頻度が高い位置情報PM・A、PM・Bを逐次出力する（S9）。

【0078】受信制御部50は、位置情報PM・A、PM・Bをもとに、サンプリングパルスSP1及びSP2を生成し、このサンプリングパルスSP1及びSP2をピークサンプリング部52A、52Bに出力する（S10）。

【0079】このピークサンプリング部52A、52Bでは、S4に従う符号判定部51の出力信号DOT・2、CROSS・2のサンプリングを行い、そのサンプリングの結果としてDOT・3-1、DOT・3-2、

CROSS・3-1、CROSS・3-2を出力する（S11）。

【0080】パターンマッチング部54A、54Bは、パラレル/シリアル変換された受信データのパターンと、受信機41側に設定された参照パターンとのパターンマッチングを行い、パターンマッチング数をMとし、一致数をNとした場合、一定以上のNが成立すると、出力CD・AおよびCD・Bを出力し、この出力CD・AまたはCD・Bのいずれかが成立すると、同期捕捉完了（信号検出）として出力CDを出力する（S12）。

【0081】S8を経た後、S13に移行し、ピーク比較器47は、それぞれの相関ピーク値情報（ピークレベル）PL・AおよびPL・Bをもとに両者のレベル比較を行い、レベル比較情報COMPを出力する。

【0082】レベル多数決判定部48は、レベル比較情報COMPを数シンボル（符号1周期）分保持して多数決判定を行い、レベルが大きな方の系統情報SELを、ピーク位置選択部49に逐次出力する（S14）。

【0083】このピーク位置選択部49は、位置多数決判定部46A、46Bからのピーク位置情報において、レベルが大きな系統を選択する。ここで選択されたピーク位置情報をPMとする（S15）。

【0084】受信制御部50は、ピーク位置情報PMをもとに、ピークのサンプリングパルスSP1及びSP2を生成する（S16）。

【0085】S16から、図12に示すS17に移行する。図12に示すS6で、同期捕捉完了（出力CD）が出力されている場合も、同様にS17に移行して、以下、「同期保持」の手順に進む。

【0086】S17において、受信制御部50は、検出ウインドウWIN・Aのみを生成する。「同期保持時」には、まず同期捕捉成立時の選択されたピーク位置情報PMが符号周期の中央に位置するようにリングカウンタ値、検出ウインドウWIN・A、サンプリングパルスSP1及びSP2が補正される。補正後、サンプリングパルスSP1及びSP2は同期捕捉成立時の選択されたピーク位置情報PMによりリアルタイムに生成され、また、検出ウインドウWIN・Aは、選択されたピーク位置情報PMをランダムウォークフィルタにより時定数をもたせて生成され、位置制御（位相制御）が行われる。

【0087】S17から、図13に示すS18に移行する。ここでは、ピーク検出部45Aが、同期保持用ウインドウを通過する符号1周期中の相関値の最大相関ピーク値PL・Aと、その位置PP・Aを検出する（S18）。

【0088】位置多数決判定部46Aは、それぞれ相関ピーク位置情報を数シンボル（符号1周期）分保持し、多数決判定によって、頻度が高い位置情報PM・Aを逐次出力する（S19）。

【0089】S19から、図14に示すS20に移行す

る。S20では、フレームパターン検出期間を決定するフレーム検出タイマーが起動される。フレーム同期生成部56では、前述の出力CDが出力されて同期捕捉が完了すると、パラレル／シリアル変換された受信データのパターンと、フレームパターンとのパターンマッチングが行われる(S21)。ついで、パターンマッチングが成立したか否かが判定され(S22)、パターンマッチングが成立した場合、データ開始点検出を表すFD信号が出力され(S23)、外部に対して受信データが出力される(S24)。S22で、パターンマッチングが成立しない場合、フレーム検出タイマーがカウントアップしたか否かが判定され(S25)、これがカウントアップするまでの間に、データ開始点検出を表すFD信号が出力されない場合、受信部全体を初期化して、再び同期捕捉動作が繰り返される。

【0090】この実施形態では、多重化により、伝送速度の高速化と可変が実現できる。ここでチップインターリーバを用いると回路規模を縮小することができ、M・バーカー符号を用いると多重化による干渉をなくすることができる。

【0091】また、従来技術のようなスレッシュホールドを設定せずに常に相関出力におけるピークを用いて、信号検出及びデータ復調を行うことができるため、低C/N時やマルチパス環境下、さらに同一周波数チャンネル干渉時等において、優れた通信品質を確保することができる。

【0092】同期捕捉においては、非同期で、パターンの一致数判定を行うことにより、同期捕捉時間を短縮しつつ、誤検出と未検出をバランス良く低減することができる。ここでウインドウ端におけるシンボル間干渉は、2系統のウインドウを持つことにより解消することができる。

【0093】また、送受拡散符号の位相誤差(送受クロック誤差)に対して、その許容値を大幅に増加することが可能である。

【0094】以上、一実施形態に基づいて本発明を説明したが、本発明は、これに限定されるものでないことは明らかである。

【0095】前記実施形態では、図8において、相関検波は、遅延検波部43の出力を用いているが、遅延検波の代わりに、和差検波または非同期検波を用いることができる。この和差検波を用いれば、図15に示すように、前記のDMF42の出力DMF・IおよびDMF・Qをもとに、DBPSK和差検波またはDQPSK和差検波を行い、その検波出力SUM、DELTAが出力される。

【0096】

【発明の効果】本発明では、多重化により、伝送速度の高速化と可変が実現できる。ここでチップインターリーバを用いると回路規模を縮小することができ、M・バー

カー符号を用いると多重化による干渉をなくすることができる。

【0097】また、従来技術のようなスレッシュホールドを設定せずに常に相関出力におけるピークを用いて、信号検出及びデータ復調を行うことができるため、低C/N時やマルチパス環境下、さらに同一周波数チャンネル干渉時等において、優れた通信品質を確保することができる等の効果を奏する。

【図面の簡単な説明】

【図1】本発明によるスペクトル拡散通信機の送信機の一実施形態を示す図である。

【図2】パケットフォーマットを示す図である。

【図3】a～eは送信信号の生成手順を示す図である。

【図4】送信機の別の実施形態を示す図である。

【図5】a～dは送信信号の生成手順を示す図である。

【図6】多重化前の相関値を示す図である。

【図7】多重化後の相関値を示す図である。

【図8】スペクトル拡散通信機の受信機の一実施形態を示す図である。

20 【図9】デジタル・マッチド・フィルタの構成を示す図である。

【図10】遅延検波部の構成を示す図である。

【図11】ピーク検出部の動作タイミングを示す図である。

【図12】基本動作を示すフローチャートである。

【図13】基本動作を示すフローチャートである。

【図14】基本動作を示すフローチャートである。

【図15】和差検波部の構成を示す図である。

【符号の説明】

- 1 送信機
- 3、23 シリアル／パラレル変換部
- 5A、5B、25A、25B 差動符号化部
- 7A、7B、27A、27B 拡散変調部
- 8 バーカー符号生成部
- 9、29 遅延部
- 11A、11B チップインターリーバ部
- 13A、13B、35A、35B ローパスフィルタ部
- 15、37 高周波部
- 28 M・バーカー符号生成部
- 31A、31B 合成部
- 41 受信機
- 42 デジタル・マッチド・フィルタ(DMF)
- 43 遅延検波部
- 44 相関検波部
- 45A、45B ピーク検出部
- 46A、46B 位置多数決判定部
- 47 ピーク比較器
- 48 レベル多数決判定部
- 49 ピーク位置選択部
- 50 受信制御部

51 符号判定部

52 A、52 B ピークサンプリング部

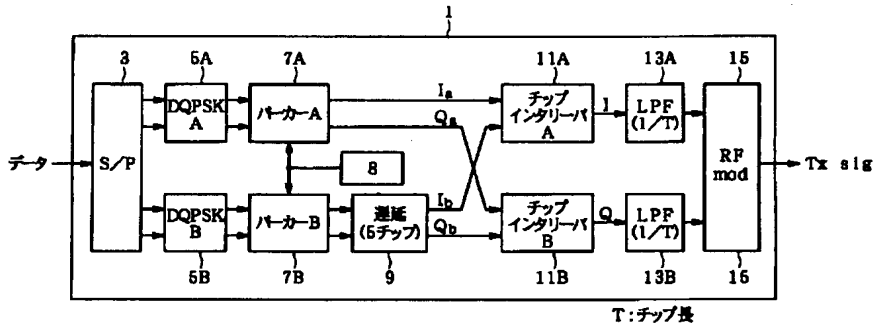
53 A、53 B パラレル/シリアル変換部

* 54 A、54 B パターンマッチング部

55 ORゲート部

* 56 フレーム同期生成部

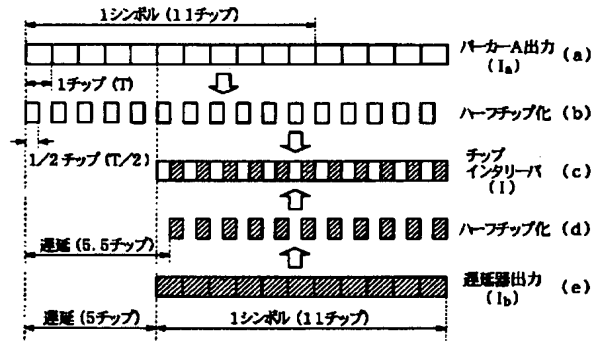
【図1】



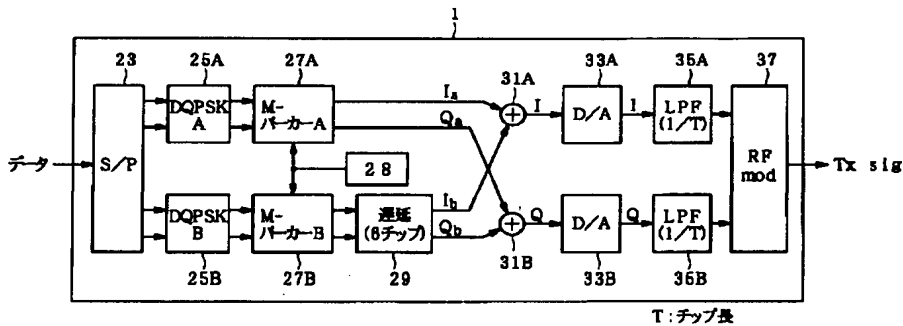
【図2】



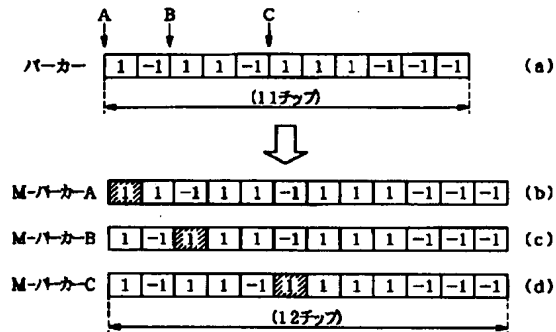
【図3】



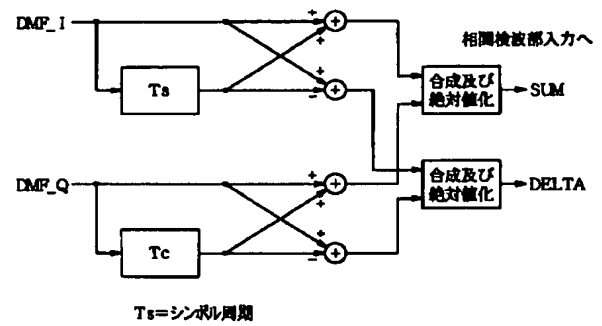
【図4】



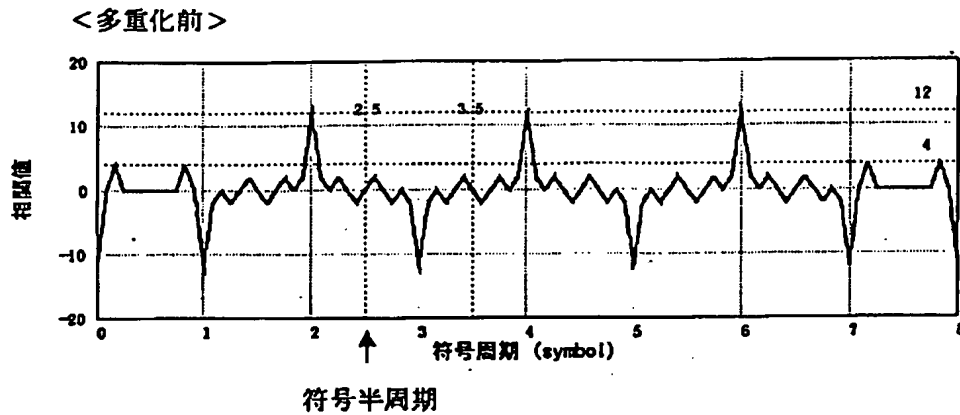
【図 5】



【図 15】

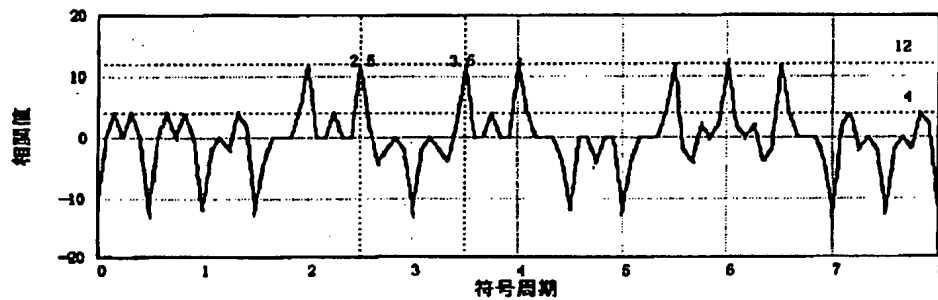


【図 6】

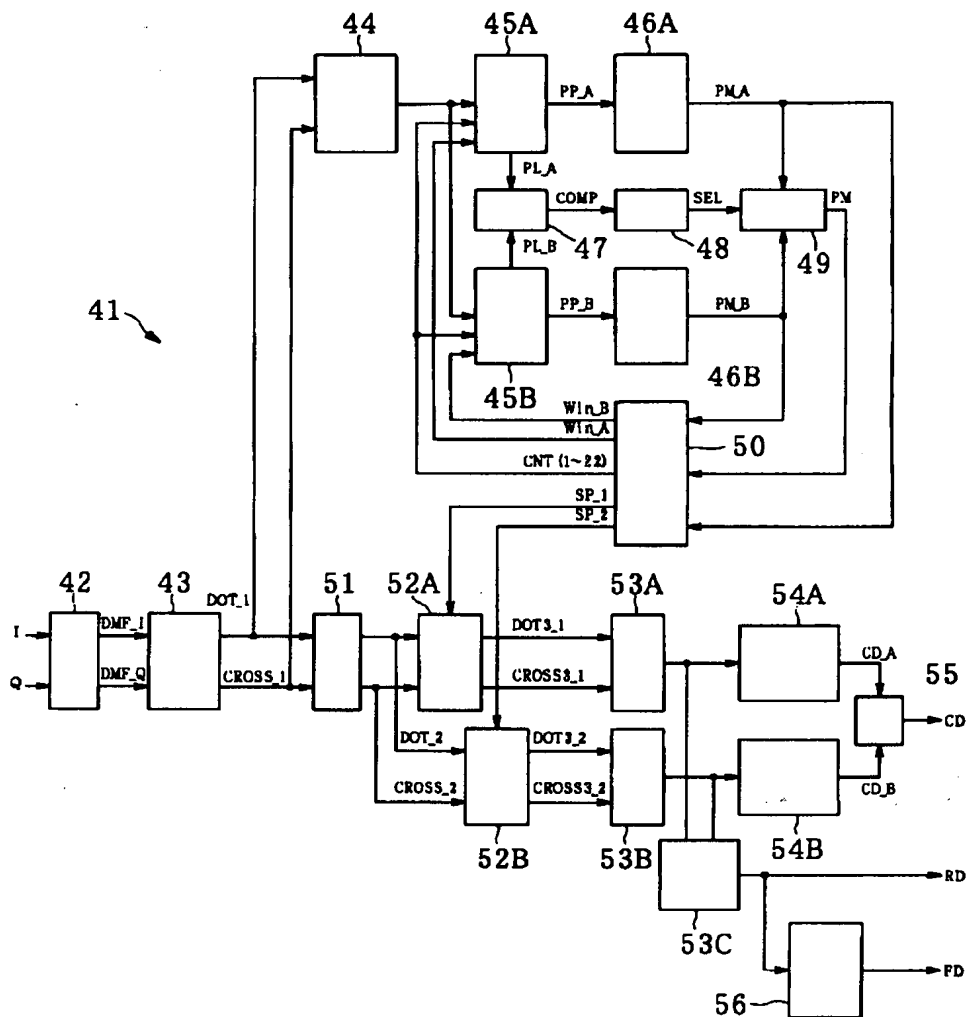


【図 7】

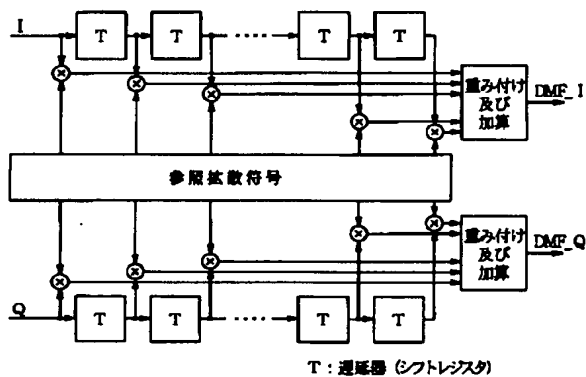
<多重化後>



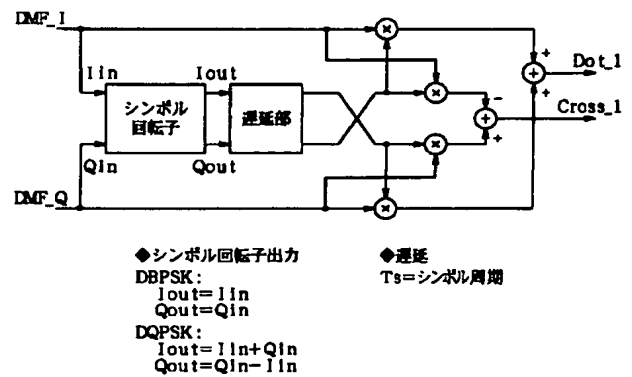
【図 8】



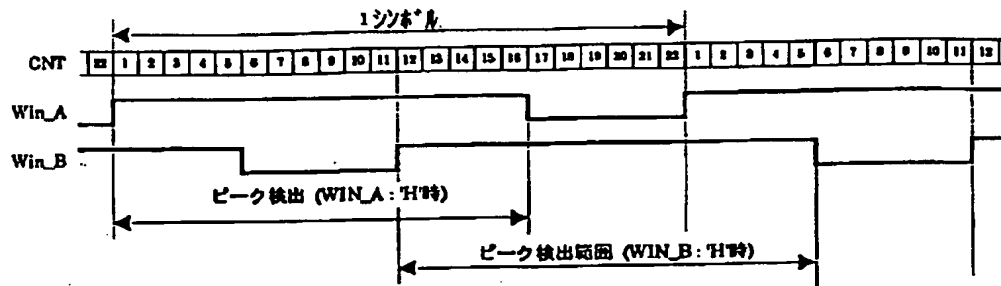
【図 9】



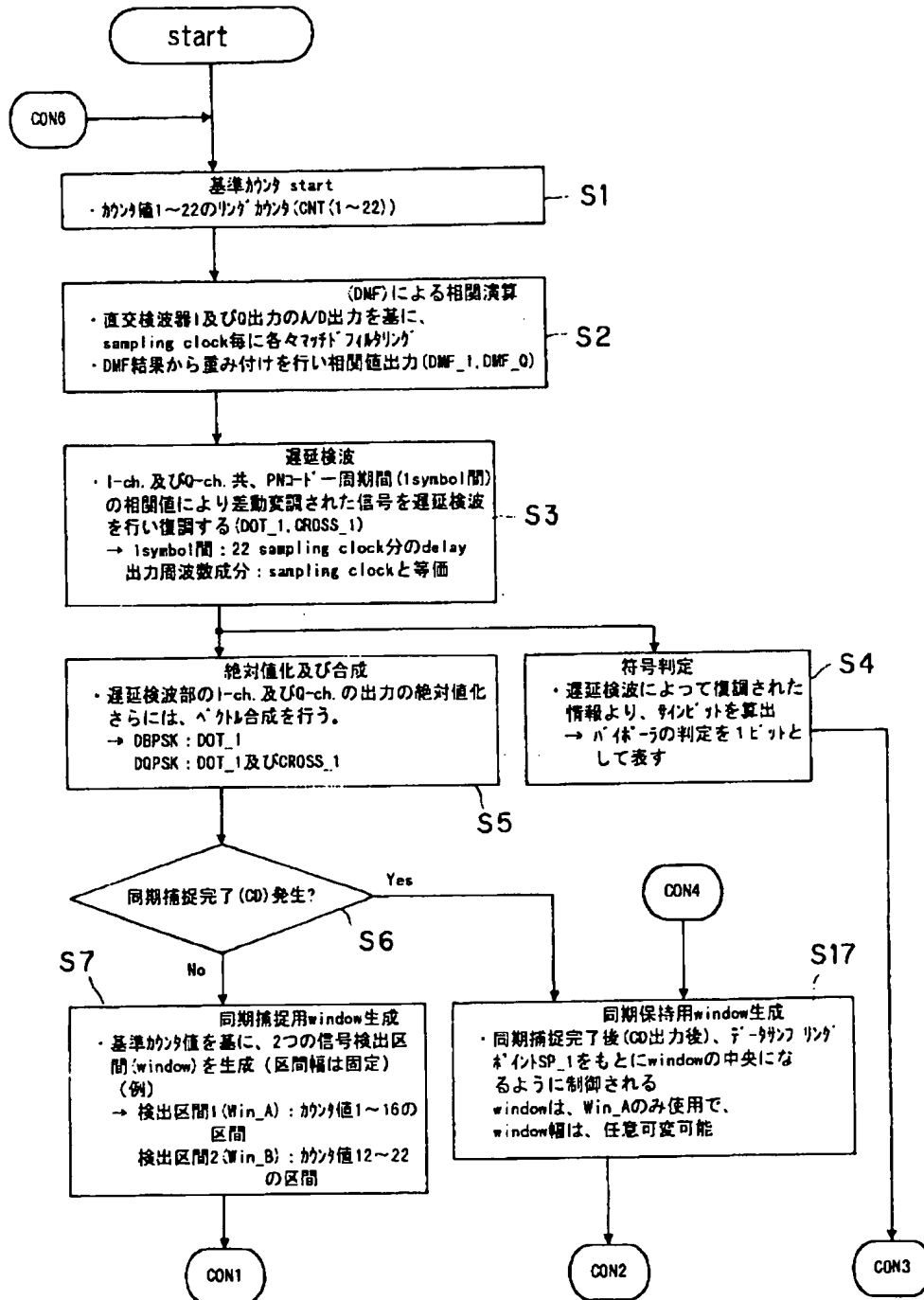
【図 10】



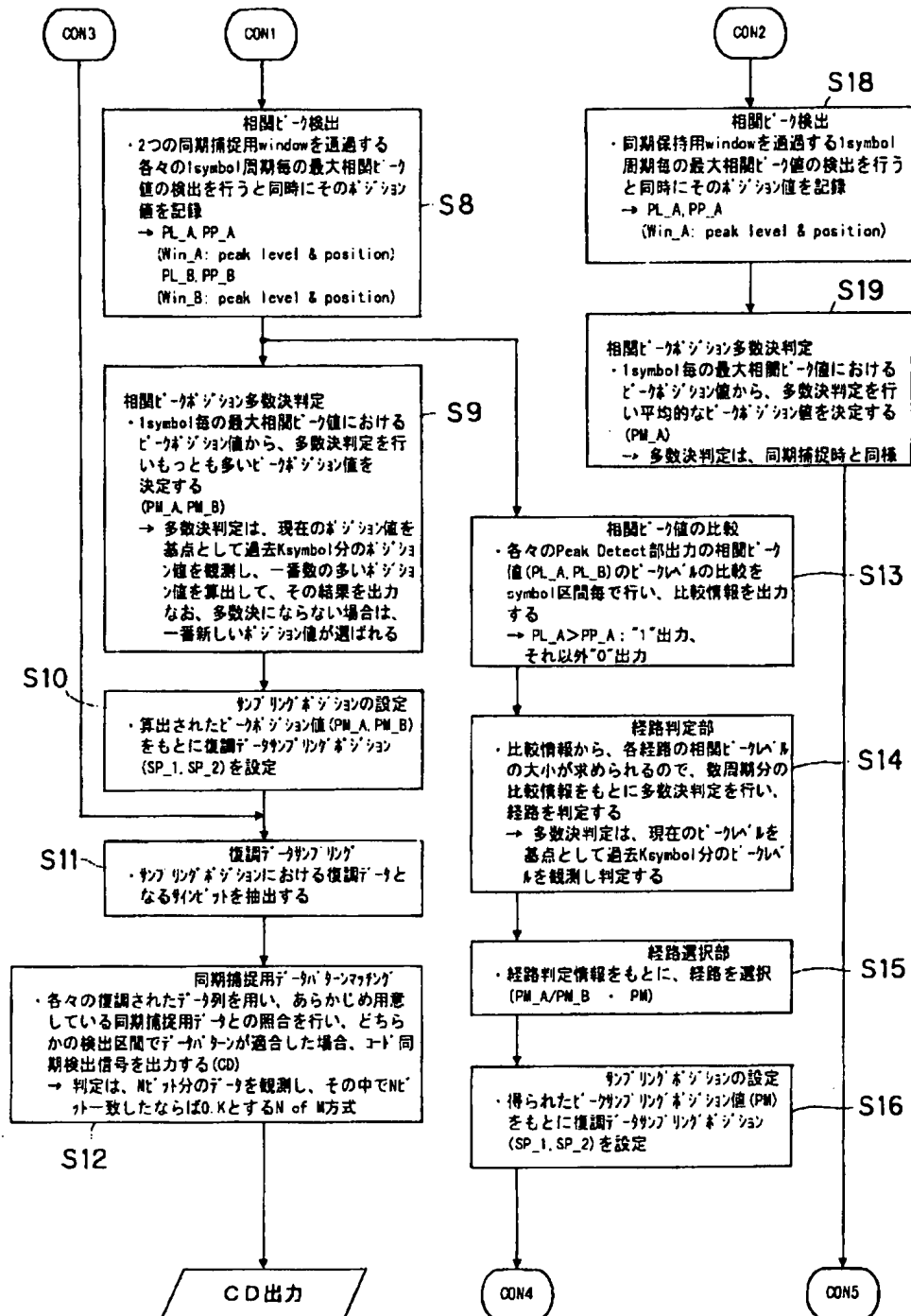
【図 11】



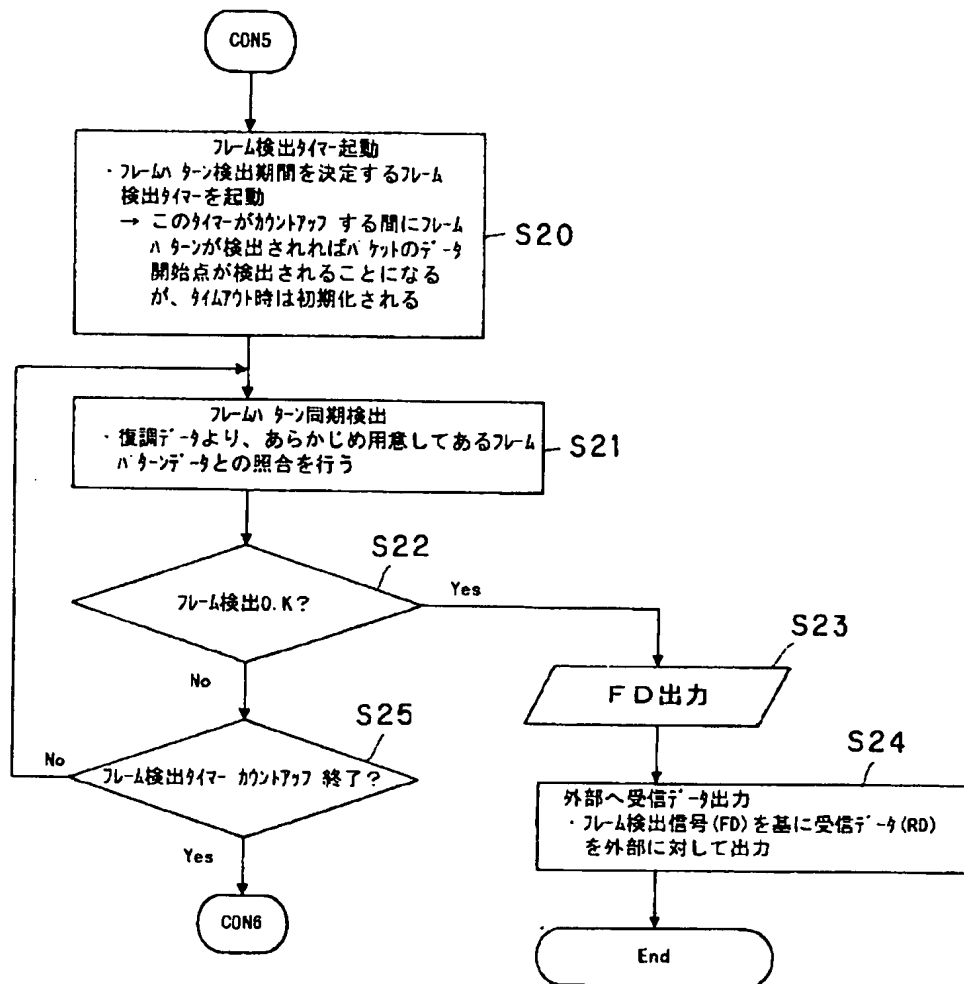
【図12】



【図13】



【図14】



フロントページの続き

(72) 発明者 田崎 伸洋
東京都文京区白山5丁目35番2号 クラリ
オン株式会社内

(72) 発明者 内田 吉孝
東京都文京区白山5丁目35番2号 クラリ
オン株式会社内

Fターム(参考) 5K004 AA05 FA03 FA05 FC02 FE00
FF00 FG03 FG04
5K022 EE02 EE14 EE22 EE25 EE36
5K047 AA11 BB01 HH15 MM03 MM12
MM36 MM54